



公開研究会のご案内

2023年4月に、横浜国立大学のHIYAと大阪公立大学の3DPIが合併して設立された3DHI(3Dヘテロ集積アライアンス)は、「3Dヘテロデバイス」の形成とそのプロセスをテーマに産官学連携の活動を行い、関心を持つ国内外の大学、官民研究組織、企業が連携して半導体産業に貢献することを目指しています。今回は、公開研究会として、会員企業の卓越した技術・製品の紹介をさせていただきますので、奮ってご参加下さい。

開催日時 2024年7月26日(金) 12:45-18:45

開催方式 現地開催のみ(先着200名)

開催場所: TKPガーデンシティPREMIUM横浜駅新高島

[アクセス | TKPガーデンシティPREMIUM横浜駅新高島 | TKP貸会議室ネット \(kashikaigishitsu.net\)](#)

※参加申し込みURLは本案内の最後に記載されていますので、そこからお申込み下さい。

12:45~12:50

オープニング 3DHI 理事長 齊藤丈靖

12:50~13:20

① 「アルバックの先端実装向けプラズマ加工技術と成膜技術の紹介」

株式会社アルバック

久保 純也様

<概要>プラズマ加工技術におけるライトエッチング装置、成膜技術におけるパネルスパッタリング装置など、先端実装分野における当社の技術をご紹介します。

13:20~13:50

② 「ウェットプロセスへの機能性水適用について」

栗田工業株式会社

顔 暢子様

<概要>デバイスの微細化や積層化ニーズの拡大に伴い、ウェット洗浄時の清浄度向上だけでなく、デバイス表面に露出した配線材料の溶解抑制ニーズが高まっています。そこで従来の超純水リンスに代わる新たなリンス技術として、機能性水を用いたウェハ上微粒子除去および材料溶解抑制など最新の機能性水適用事例を紹介します。

13:50~14:20

③ 「Advanced Packaging用硫酸銅めっきおよびシード層エッチング技術」

株式会社JCU

相澤 涼様

<概要>これまで半導体の微細化技術は、「ムーアの法則」で発展して来ましたが、近年では、半導体の微細化が物理的な限界を迎えつつあり、さらなる性能向上を目的に“Advanced Packaging”と呼ばれる技術が注目されています。弊社では、注目を集めている“Advanced Packaging”技術に対応した硫酸銅めっきおよびシード層エッチングプロセスについて紹介致します。



14:20~14:50

④ 「半導体パッケージ向け機能性素材のご紹介」

三菱ケミカル株式会社

西田 怜様

＜概要＞半導体パッケージの多層化、高集積化が進んでいます。素材メーカーである三菱ケミカルにも低温膨張、低誘電（低誘電正接）、高放熱・などについて多様なご要求を頂戴しております。半導体パッケージ向け素材である、レジンやフィラーなどについて開発動向についてご紹介いたします。

14:50~15:20

休憩 及び 商談・展示会場見学

15:20~15:50

⑤ 「半導体製造プロセスにおけるウェーハ表面の評価技術のご紹介」

大塚電子株式会社

加藤 丈滋様

＜概要＞高品質で欠陥の少ないデバイスの製造には、各工程での表面の評価技術は欠かせないものとなっており、当社が保有するウェーハやガラス基板表面の評価技術について紹介致します。砥粒やウェーハ表面の静電相互作用や表面改質の評価法として、ゼータ電位測定技術についてご紹介致します。併せて高速にウェーハの膜厚や構造の評価技術として膜厚計および三次元顕微鏡について紹介致します。

15:50~16:20

⑥ 「先端半導体パッケージに対する三菱マテリアルの技術紹介」

三菱マテリアル株式会社

片瀬 琢磨様

＜概要＞半導体先端パッケージ実装に関連する三菱マテリアル社の開発アイテムを紹介致します。フリップチップ実装におけるバンプピッチ狭小化に対し、簡便なはんだレス接合を実現するナノポーラス(NP)Cuめっき技術を紹介致します。また、FO-PLPパッケージのキャリア基板やパッケージ基板のコア材料として応用可能な大判の角型Siパネル技術について紹介致します。

16:20~16:50

⑦ 「次世代半導体製造における粘接着技術・後工程装置のご紹介」

リンテック株式会社

前田 淳様

＜概要＞リンテックの半導体関連テープ・装置「Adwill」は、後工程と呼ばれる回路形成後の工程で重要な役割を担っており、さまざまな場面で使用されている。今回、次世代実装に向けた接合技術に活用される、後工程装置及び粘接着技術を紹介いたします。



3D Heterogeneous Integration Alliance

3D Heterogeneous Integration Alliance

16:50~17:20

⑧ 「チップレット設計環境の低コスト化」

株式会社ロジック・リサーチ

土屋 忠明様

＜概要＞チップレット設計用EDAツールをオープンソースを活用して低コストで実現するための研究開発を紹介します。また、展示では、少量多品種半導体開発事例を紹介します。

17:20~17:50

⑨ 「次世代パッケージに向けたフォトレジストと感光性絶縁膜の展開」

東京応化工業株式会社

黒岩 靖司様

＜概要＞近年、Packaging Devicesの高精細化、高密度化、高集積化が加速されている。2.5D Si InterposerやFan out、Embedded Die等のAdvanced Packagingが注目され、今後も高い市場成長が見込まれている。その様な状況の中、当社は微細加工技術を軸とし、フォトレジストと呼ばれる感光性材料により、高機能性、高解像性をテーマに掲げ、これらのProcess solutionを提案している。本発表では、Cu RDLやBump形成、絶縁膜等のパッケージ材料を主として、当社Lineupに加え、次世代Packagingに向けてのTargetを報告する。

17:50~17:55

クロージング

3DHI 代表 井上 史大

12:45~18:45 : 商談・展示会場

講演企業様に加えて、下記の企業様の展示ブースがあります。

- ・ パナソニックホールディングス株式会社
- ・ ギガフォトン株式会社
- ・ アドバンテック東洋株式会社
- ・ ウシオ電機株式会社



3D Heterogeneous Integration Alliance

参加要項

定員 200名（申込先着順 定員になり次第締め切ります）
参加費 無料

注意事項(参加方法)

- ①申込が受理されますと、後ほど(開催日数日前)、参加用QRコードを送付いたしますので、当日プリントアウトするか、スマートホンに保存し、受付にご提示ください。
- ②本公開研究会はOnlineでの参加は設定されておきませんので、ご注意ください

下記から参加申し込みをお願いします。

<https://forms.office.com/r/wSKfzgJ9VJ>



問合せ先
3Dヘテロ集積アライアンス(3DHI)事務局
E-mail: 3dhi-info¥ynu.ac.jp
(メールアドレスは¥を@に置き換えてください)

協賛団体

一般社団法人エレクトロニクス実装学会 (JIEP)